



(12)发明专利申请

(10)申请公布号 CN 109994533 A

(43)申请公布日 2019.07.09

(21)申请号 201910308732.X

(22)申请日 2019.04.17

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 董学 袁广才 李海旭 曹占锋

王珂 吕志军 王飞 王慧娟

梁志伟 卢鑫泓

(74)专利代理机构 北京三高永信知识产权代理

有限责任公司 11138

代理人 杨广宇

(51)Int.Cl.

H01L 27/32(2006.01)

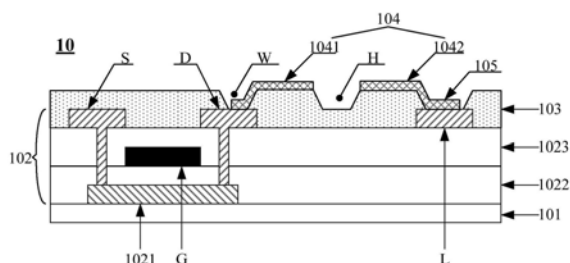
权利要求书2页 说明书9页 附图5页

(54)发明名称

阵列基板、显示面板及其制造方法

(57)摘要

本发明公开了一种阵列基板、显示面板及其制造方法,属于显示技术领域。阵列基板包括:衬底基板,以及沿远离所述衬底基板的方向层叠设置在所述衬底基板上的薄膜晶体管、平坦化图案和绑定图形;其中,所述平坦化图案具有过孔和凹槽,所述过孔内设置有导电结构,所述绑定图形通过所述导电结构与所述薄膜晶体管电连接,所述凹槽用于容置粘结剂。本发明简化了发光单元的设置过程,进而简化了显示面板的制备过程。



1. 一种阵列基板,其特征在于,包括:

衬底基板,以及沿远离所述衬底基板的方向层叠设置在所述衬底基板上的薄膜晶体管、平坦化图案和绑定图形;

其中,所述平坦化图案具有过孔和凹槽,所述过孔内设置有导电结构,所述绑定图形通过所述导电结构与所述薄膜晶体管电连接,所述凹槽用于容置粘结剂。

2. 根据权利要求1所述的阵列基板,其特征在于,所述平坦化图案包括第一子图案和围绕所述第一子图案的第二子图案,所述第一子图案的厚度大于所述第二子图案的厚度;

所述凹槽设置在所述第一子图案远离所述衬底基板的一侧,所述绑定图形位于所述第一子图案远离所述衬底基板的一侧。

3. 根据权利要求2所述的阵列基板,其特征在于,

所述第一子图案的厚度范围为1.5至2.5微米;

所述第二子图案的厚度范围为0.5至1.5微米;

所述凹槽的深度范围为0.2至0.8微米。

4. 根据权利要求1至3任一所述的阵列基板,其特征在于,所述绑定图形包括位于所述凹槽周围且相互绝缘的第一绑定子图形和第二绑定子图形,所述过孔包括第一过孔和第二过孔;

所述第一绑定子图形通过所述第一过孔内的导电结构与所述薄膜晶体管中的第一电源信号线连接,所述第二绑定子图形通过所述第二过孔内的导电结构与所述薄膜晶体管中的第二电源信号线连接。

5. 根据权利要求1至3任一所述的阵列基板,其特征在于,

所述绑定图形与所述过孔内的导电结构同层设置。

6. 一种显示面板,其特征在于,包括:发光单元以及如权利要求1至5任一所述的阵列基板;

所述发光单元位于平坦化图案远离衬底基板的一侧,所述发光单元与绑定图形电连接并通过所述平坦化图案的凹槽内的粘结剂固定。

7. 根据权利要求6所述的显示面板,其特征在于,所述发光单元为微型LED,所述微型LED包括发光本体以及凸出于所述发光本体的电极引脚,所述发光本体包括第一电极和第二电极,所述电极引脚包括与所述第一电极连接的第一引脚以及与所述第二电极连接的第二引脚;

所述绑定图形包括位于所述凹槽周围且相互绝缘的第一绑定子图形和第二绑定子图形,所述平坦化图案上的过孔包括第一过孔和第二过孔,所述第一绑定子图形通过所述第一过孔内的导电结构与所述薄膜晶体管中的第一电源信号线连接,所述第二绑定子图形通过所述第二过孔内的导电结构与所述薄膜晶体管中的第二电源信号线连接;

所述第一引脚远离所述发光本体的一端与所述第一绑定子图形连接,所述第二引脚远离所述发光本体的一端与所述第二绑定子图形连接。

8. 根据权利要求7所述的显示面板,其特征在于,所述电极引脚的侧面与所述绑定图形的侧面通过所述凹槽内的粘结剂固定连接。

9. 一种显示面板的制造方法,其特征在于,所述方法包括:

提供阵列基板,所述阵列基板包括如权利要求1至4任一所述的阵列基板;

在平坦化图案的凹槽内设置粘结剂,所述粘结剂的高度大于所述凹槽的深度,且所述粘结剂的体积大于所述凹槽的容积;

将发光单元设置在绑定图形远离所述衬底基板的一侧;

对所述粘结剂进行融化处理,使得融化后的粘结剂接触所述发光单元以及所述绑定图形;

对所述融化后的粘附剂进行固化处理,以固定连接所述发光单元以及所述绑定图形。

10. 根据权利要求9所述的方法,其特征在于,所述发光单元为微型LED,所述微型LED包括发光本体以及凸出于所述发光本体的电极引脚,所述将发光单元设置在绑定图形远离所述衬底基板的一侧,包括:

将所述电极引脚设置在所述绑定图形远离所述衬底基板的一侧;

所述对所述粘结剂进行融化处理,使得融化后的粘结剂接触所述发光单元以及所述绑定图形,包括:

对所述粘结剂进行加热处理,使得加热融化后的粘结剂接触所述电极引脚的侧面以及所述绑定图形的侧面。

阵列基板、显示面板及其制造方法

技术领域

[0001] 本发明涉及显示技术领域,特别涉及一种阵列基板、显示面板及其制造方法。

背景技术

[0002] 微型发光二极管(micro light-emitting diode, Micro LED)是一种尺寸为微米级的发光二极管,由于Micro LED的尺寸较小,因此其可以作为显示面板上的像素,采用Micro LED制备得到的显示面板可称为Micro LED显示面板。与有机发光二极管(Organic Light-Emitting Diode, OLED)显示面板相比, Micro LED显示面板的使用寿命和可视角度均优于OLED显示面板,因此Micro LED显示技术成为目前显示技术领域的研究重点。

发明内容

[0003] 本发明实施例提供了一种阵列基板、显示面板及其制造方法。所述技术方案如下:

[0004] 第一方面,提供了一种阵列基板,包括:

[0005] 衬底基板,以及沿远离所述衬底基板的方向层叠设置在所述衬底基板上的薄膜晶体管、平坦化图案和绑定图形;

[0006] 其中,所述平坦化图案具有过孔和凹槽,所述过孔内设置有导电结构,所述绑定图形通过所述导电结构与所述薄膜晶体管电连接,所述凹槽用于容置粘结剂。

[0007] 可选地,所述平坦化图案包括第一子图案和围绕所述第一子图案的第二子图案,所述第一子图案的厚度大于所述第二子图案的厚度;

[0008] 所述凹槽设置在所述第一子图案远离所述衬底基板的一侧,所述绑定图形位于所述第一子图案远离所述衬底基板的一侧。

[0009] 可选地,所述第一子图案的厚度范围为1.5至2.5微米;

[0010] 所述第二子图案的厚度范围为0.5至1.5微米;

[0011] 所述凹槽的深度范围为0.2至0.8微米。

[0012] 可选地,所述绑定图形包括位于所述凹槽周围且相互绝缘的第一绑定子图形和第二绑定子图形,所述过孔包括第一过孔和第二过孔;

[0013] 所述第一绑定子图形通过所述第一过孔内的导电结构与所述薄膜晶体管中的第一电源信号线连接,所述第二绑定子图形通过所述第二过孔内的导电结构与所述薄膜晶体管中的第二电源信号线连接。

[0014] 可选地,所述绑定图形与所述过孔内的导电结构同层设置。

[0015] 第二方面,提供了一种显示面板,包括:发光单元以及如第一方面任一所述的阵列基板;

[0016] 所述发光单元位于平坦化图案远离衬底基板的一侧,所述发光单元与绑定图形电连接并通过所述平坦化图案的凹槽内的粘结剂固定。

[0017] 可选地,所述发光单元为微型LED,所述微型LED包括发光本体以及凸出于所述发光本体的电极引脚,所述发光本体包括第一电极和第二电极,所述电极引脚包括与所述第

一电极连接的第一引脚以及与所述第二电极连接的第二引脚；

[0018] 所述绑定图形包括位于所述凹槽周围且相互绝缘的第一绑定子图形和第二绑定子图形，所述平坦化图案上的过孔包括第一过孔和第二过孔，所述第一绑定子图形通过所述第一过孔内的导电结构与所述薄膜晶体管中的第一电源信号线连接，所述第二绑定子图形通过所述第二过孔内的导电结构与所述薄膜晶体管中的第二电源信号线连接；

[0019] 所述第一引脚远离所述发光本体的一端与所述第一绑定子图形连接，所述第二引脚远离所述发光本体的一端与所述第二绑定子图形连接。

[0020] 可选地，所述电极引脚的侧面与所述绑定图形的侧面通过所述凹槽内的粘结剂固定连接。

[0021] 第三方面，提供了一种显示面板的制造方法，所述方法包括：

[0022] 提供阵列基板，所述阵列基板包括如第一方面任一所述的阵列基板；

[0023] 在平坦化图案的凹槽内设置粘结剂，所述粘结剂的高度大于所述凹槽的深度，且所述粘结剂的体积大于所述凹槽的容积；

[0024] 将发光单元设置在绑定图形远离所述衬底基板的一侧；

[0025] 对所述粘结剂进行融化处理，使得融化后的粘结剂接触所述发光单元以及所述绑定图形；

[0026] 对所述融化后的粘附剂进行固化处理，以固定连接所述发光单元以及所述绑定图形。

[0027] 可选地，所述发光单元为微型LED，所述微型LED包括发光本体以及凸出于所述发光本体的电极引脚，所述将发光单元设置在绑定图形远离所述衬底基板的一侧，包括：

[0028] 将所述电极引脚设置在所述绑定图形远离所述衬底基板的一侧；

[0029] 所述对所述粘结剂进行融化处理，使得融化后的粘结剂接触所述发光单元以及所述绑定图形，包括：

[0030] 对所述粘结剂进行加热处理，使得加热融化后的粘结剂接触所述电极引脚的侧面以及所述绑定图形的侧面。

[0031] 本发明实施例提供的技术方案带来的有益效果包括：

[0032] 阵列基板中的平坦化图案上具有过孔和凹槽，绑定图形能够通过过孔内的导电结构与薄膜晶体管连接。由于平坦化图案上的凹槽能够容置粘结剂，当在阵列基板上设置发光单元时，发光单元能够通过凹槽内的粘结剂与绑定图形固定连接，与相关技术相比，无需通过焊接工艺将发光单元焊接在阵列基板上，因此简化了发光单元的设置过程，进而可以简化显示面板的制备过程。

附图说明

[0033] 图1是本发明实施例提供的一种阵列基板的结构示意图；

[0034] 图2是本发明实施例提供的另一种阵列基板的结构示意图；

[0035] 图3是本发明实施例提供的又一种阵列基板的结构示意图；

[0036] 图4是本发明实施例提供的一种阵列基板的制造方法的流程图；

[0037] 图5是本发明实施例提供的一种半色调掩膜板的结构示意图；

[0038] 图6是本发明实施例提供的一种显示面板的结构示意图；

[0039] 图7是本发明实施例提供的一种显示面板的制造方法流程图；

[0040] 图8是本发明实施例提供的一种凹槽内设置有粘结剂的结构示意图；

[0041] 图9是本发明实施例提供的绑定图形远离衬底基板的一侧设置有微型LED的结构示意图。

具体实施方式

[0042] 为使本发明的目的、技术方案和优点更加清楚，下面将结合附图对本发明实施方式作进一步地详细描述。

[0043] Micro LED显示面板包括阵列基板以及阵列排布在阵列基板上的多颗Micro LED，每颗Micro LED可以视为一个像素。相关技术中，在采用转移设备将Micro LED转移并放置在阵列基板上后，需要通过芯片级焊接(Chip bonding)工艺将Micro LED焊接在阵列基板上，以制备得到Micro LED显示面板。由于相关技术中在阵列基板上设置Micro LED的工艺较为复杂，因此Micro LED显示面板的制备过程较为复杂。

[0044] 图1是本发明实施例提供的一种阵列基板的结构示意图。如图1所示，阵列基板10包括：衬底基板101，以及沿远离衬底基板101的方向层叠设置在衬底基板101上的薄膜晶体管102、平坦化图案103和绑定图形104。

[0045] 参见图1，平坦化图案103具有过孔W和凹槽H，过孔W内设置有导电结构105，绑定图形104通过导电结构105与薄膜晶体管102电连接，凹槽H用于容置粘结剂。

[0046] 可选地，本发明实施例提供的阵列基板可以用于制备Micro LED显示面板。

[0047] 综上所述，本发明实施例提供的阵列基板，平坦化图案上具有过孔和凹槽，绑定图形能够通过过孔内的导电结构与薄膜晶体管连接。由于平坦化图案上的凹槽能够容置粘结剂，当在阵列基板上设置发光单元时，发光单元能够通过凹槽内的粘结剂与绑定图形固定连接，与相关技术相比，无需通过焊接工艺将发光单元焊接在阵列基板上，因此简化了发光单元的设置过程，进而可以简化显示面板的制备过程。

[0048] 可选地，绑定图形与过孔内的导电结构同层设置。其中，绑定图形和导电结构的制备材料包括铝、钼和钼中的至少一种。

[0049] 需要说明的是，绑定图形与过孔内的导电结构同层设置，也即是，绑定图形与过孔内的导电结构可以通过一次构图工艺形成，简化阵列基板的制备工艺。

[0050] 可选地，薄膜晶体管可以是顶栅结构的薄膜晶体管。示例地，参见图1，薄膜晶体管102包括沿远离衬底基板101的方向层叠设置的有源层图案1021、栅绝缘层1022、栅极G、钝化层1023和源漏极图案。源漏极图案包括源极S和漏极D。

[0051] 可选地，薄膜晶体管还可以是底栅结构的薄膜晶体管。示例地，图2是本发明实施例提供的另一种阵列基板的结构示意图。如图2所示，薄膜晶体管102包括沿远离衬底基板101的方向层叠设置的栅极G、栅绝缘层1022、有源层图案1021和源漏极图案。源漏极图案包括源极S和漏极D。

[0052] 可选地，薄膜晶体管还包括电源信号线，该电源信号线可以与源极和漏极同层制备，也即是，源漏极图案还可以包括电源信号线。示例地，参见图1和图2，源漏极图案包括源极S、漏极D和电源信号线L。

[0053] 需要说明的是，图1和图2所示的阵列基板中的薄膜晶体管，其中的栅极还可以为

两层结构,本发明实施例对此不做限定,本发明实施例提供的附图仅用作示例性说明,并不用于限定薄膜晶体管的具体结构。

[0054] 可选地,参见图1和图2,绑定图形104包括位于凹槽H周围且相互绝缘的第一绑定子图形1041和第二绑定子图形1042,过孔W包括第一过孔和第二过孔。第一绑定子图形1041通过第一过孔内的导电结构与薄膜晶体管102中的第一电源信号线(图中以第一电源信号线与漏极D连接为例,未单独画出第一电源信号线)连接,第二绑定子图形1042通过第二过孔内的导电结构与薄膜晶体管102中的第二电源信号线L连接。其中,第一电源信号线还可以与源极连接,本发明实施例对此不做限定。可选地,第一电源信号线用于提供高电平信号,第一电源信号线也可称为Vdd信号线;第二电源信号线用于提供低电平信号,第二电源信号线也可称为Vss信号线。

[0055] 可选地,栅极的制备材料包括铝(Al)、钕(Nd)和钼(Mo)中的至少一种。源漏极图案的制备材料包括铝、钕和钼中的至少一种。有源层图案的制备材料包括铟镓锌氧化物(Indium Gallium Zinc Oxide,IGZO)、低温多晶硅(Low Temperature Poly-silicon,LTPS)和低温多晶氧化物(Low Temperature Polycrystalline Oxide,LTPO)中的至少一种。

[0056] 本发明以下实施例以阵列基板中的薄膜晶体管为顶栅结构的薄膜晶体管为例,对阵列基板的结构进行进一步说明。

[0057] 可选地,图3是本发明实施例提供的又一种阵列基板的结构示意图。如图3所示,平坦化图案103包括第一子图案1031和围绕第一子图案1031的第二子图案1032,第一子图案1031的厚度大于第二子图案1032的厚度。凹槽H设置在第一子图案1031远离衬底基板101的一侧,绑定图形104位于第一子图案1031远离衬底基板101的一侧。

[0058] 需要说明的是,平坦化图案包括第一子图案和围绕第一子图案的第二子图案,且第一子图案的厚度大于第二子图案的厚度,也即是,平坦化图案具有凸台结构。通过在凸台结构上设置绑定图形,便于后续发光单元的对位设置,可以提高发光单元的设置良率。

[0059] 可选地,源漏极图案的厚度通常为7500埃,平坦化图案的厚度大于源漏极图案的厚度。可选地,第一子图案的厚度范围为1.5至2.5微米;第二子图案的厚度范围为0.5至1.5微米;凹槽的深度范围为0.2至0.8微米。

[0060] 综上所述,本发明实施例提供的阵列基板,平坦化图案上具有过孔和凹槽,绑定图形能够通过过孔内的导电结构与薄膜晶体管连接。由于平坦化图案上的凹槽能够容置粘结剂,当在阵列基板上设置发光单元时,发光单元能够通过凹槽内的粘结剂与绑定图形固定连接,与相关技术相比,无需通过焊接工艺将发光单元焊接在阵列基板上,因此简化了发光单元的设置过程,进而可以简化显示面板的制备过程。

[0061] 图4是本发明实施例提供的一种阵列基板的制造方法的流程图。如图4所示,该方法包括:

[0062] 步骤201、在衬底基板上形成薄膜晶体管。

[0063] 可选地,衬底基板的制备材料包括玻璃、硅片、石英和塑料中的至少一种,本公开实施例对衬底基板的制备材料不做限定。

[0064] 步骤202、在形成有薄膜晶体管的衬底基板上形成平坦化图案,该平坦化图案具有过孔和凹槽,该凹槽用于容置粘结剂。

[0065] 可选地,参见图3,平坦化图案103包括第一子图案1031和围绕第一子图案1031的第二子图案1032,第一子图案1031的厚度大于第二子图案1032的厚度。凹槽H设置在第一子图案1031远离衬底基板101的一侧。

[0066] 步骤203、在形成有平坦化图案的衬底基板上形成绑定图形和过孔内的导电结构,绑定图形通过导电结构与薄膜晶体管电连接。

[0067] 在本发明的一个可选实施例中,当薄膜晶体管为顶栅结构的薄膜晶体管时,上述步骤201的实现过程包括:

[0068] 步骤2011a、在衬底基板上形成有源层图案。

[0069] 可选地,有源层图案的制备材料包括IGZO、LTPS和LTPO中的至少一种。例如可以采用构图工艺在衬底基板上形成有源层图案。其中,构图工艺包括:光刻胶涂覆、曝光、显影、刻蚀和光刻胶剥离。

[0070] 步骤2012a、在形成有有源层图案的衬底基板上形成栅绝缘层。

[0071] 可选地,栅绝缘层的制备材料包括二氧化硅、氮化硅和氧化铝中的至少一种。例如可以采用沉积的方式在形成有有源层图案的衬底基板上形成栅绝缘层。

[0072] 步骤2013a、在形成有栅绝缘层的衬底基板上形成栅极。

[0073] 可选地,栅极的制备材料包括铝、钨和钼中的至少一种。例如可以采用构图工艺在形成有栅绝缘层的衬底基板上形成栅极。

[0074] 步骤2014a、在形成有栅极的衬底基板上形成钝化层。

[0075] 可选地,钝化层的制备材料包括二氧化硅、氮化硅和氧化铝中的至少一种。例如可以采用沉积的方式在形成有栅极的衬底基板上形成钝化层。

[0076] 步骤2015a、在形成有钝化层的衬底基板上形成源漏极图案。

[0077] 可选地,源漏极图案的制备材料包括铝、钨和钼中的至少一种。例如可以采用构图工艺在形成有钝化层的衬底基板上形成源漏极图案。

[0078] 在本发明的另一个可选实施例中,当薄膜晶体管为底栅结构的薄膜晶体管时,上述步骤201的实现过程包括:

[0079] 步骤2011b、在衬底基板上形成栅极。

[0080] 其中,栅极的材质和制备方式可以参考上述步骤2013a,本发明实施例在此不做赘述。

[0081] 步骤2012b、在形成有栅极的衬底基板上形成栅绝缘层。

[0082] 其中,栅极的材质和制备方式可以参考上述步骤2012a,本发明实施例在此不做赘述。

[0083] 步骤2013b、在形成有栅绝缘层的衬底基板上形成有源层图案。

[0084] 其中,栅极的材质和制备方式可以参考上述步骤2011a,本发明实施例在此不做赘述。

[0085] 步骤2014b、在形成有有源层图案的衬底基板上形成源漏极图案。

[0086] 其中,栅极的材质和制备方式可以参考上述步骤2015a,本发明实施例在此不做赘述。

[0087] 可选地,上述步骤202的实现过程包括:

[0088] 步骤2021、在形成有薄膜晶体管的衬底基板上形成平坦化层。

[0089] 可选地,通过涂覆工艺在形成有薄膜晶体管的衬底基板上形成平坦化层。该平坦化层的厚度为1.5至2.5微米。示例地,当薄膜晶体管中源漏极图案的厚度为7500埃时,平坦化层的厚度可以为2微米。形成厚度为2微米的平坦化层的工艺较为成熟稳定,且对膜层的平坦效果较好,得到的膜层的均匀性较高。

[0090] 步骤2022、采用半色调掩模板结合构图工艺对平坦化层进行图案化处理,得到平坦化图案。

[0091] 可选地,平坦化层可以由感光树脂材料制备得到。可以从平坦化层远离衬底基板的一侧,采用半色调掩模板对平坦化层进行曝光处理;对经过曝光处理后的平坦化层进行显影处理,得到平坦化图案。

[0092] 示例地,图5是本发明实施例提供的一种半色调掩模板的结构示意图,该半色调掩模板可以用于制备如图3所示的阵列基板中的平坦化图案。当平坦化层的材料为正性感光材料时,如图5所示,半色调掩模板可以包括透光度依次减小的第一透光区域T1、第二透光区域T2、第三透光区域T3和遮光区域Z。其中,遮光区域Z为环状区域,第三透光区域T3为遮光区域Z围成的区域,第二透光区域T2位于为遮光区域Z的外围。其中,半色调掩模板灰度的深浅表示透光度的大小,且灰度越深表明透光度越小(黑色表示不透光),也即是,半色调掩模板灰度的深浅对应其在光刻胶层上正投影所覆盖的光刻胶层部分需要被曝光的强弱程度,其灰度越深表明平坦化层部分需要被曝光的程度越弱。

[0093] 需要说明的是,采用如图5所示的半色调掩模板对平坦化层进行曝光处理,并对经过曝光处理后的平坦化层进行显影处理,可以得到如图3所示的平坦化图案。其中,第一透光区域对应过孔,第二透光区域对应第二子图案,第三透光区域对应凹槽,遮光区域对应第一子图案。可选地,第一子图案的厚度范围为1.5至2.5微米;第二子图案的厚度范围为0.5至1.5微米;凹槽的深度范围为0.2至0.8微米。

[0094] 可选地,上述步骤203的实现过程包括:

[0095] 采用导电材料在第一子图案远离衬底基板的一侧形成绑定图形,并在过孔内形成导电结构。

[0096] 需要说明的是,由于第一子图案的厚度大于第二子图案的厚度,即第一子图案凸出于第二子图案,通过在第一子图案远离衬底基板的一侧设置绑定图形,便于后续发光单元的对位设置,可以提高发光单元的设置良率。

[0097] 可选地,绑定图形和导电结构的制备材料包括铝、钼和钼中的至少一种。可以通过一次构图工艺在第一子图案远离衬底基板的一侧形成绑定图形,并在过孔内形成导电结构,以简化阵列基板的制备工艺。

[0098] 综上所述,本发明实施例提供的阵列基板的制造方法,采用该方法制备得到的阵列基板中,平坦化图案上具有过孔和凹槽,绑定图形能够通过过孔内的导电结构与薄膜晶体管连接。由于平坦化图案上的凹槽能够容置粘结剂,当在阵列基板上设置发光单元时,发光单元能够通过凹槽内的粘结剂与绑定图形固定连接,与相关技术相比,无需通过焊接工艺将发光单元焊接在阵列基板上,因此简化了发光单元的设置过程,进而可以简化显示面板的制备过程。

[0099] 本发明实施例提供了一种显示面板,该显示面板包括:发光单元以及如图1至图3任一所示的阵列基板10。

[0100] 示例地,图6是本发明实施例提供的一种显示面板的结构示意图,该显示面板包括如图3所示的阵列基板。如图6所示,发光单元30位于平坦化图案103远离衬底基板101的一侧,发光单元30与绑定图形电连接并通过平坦化图案103的凹槽内的粘结剂40固定。

[0101] 综上所述,本发明实施例提供的显示面板,包括的阵列基板中的平坦化图案上具有过孔和凹槽,绑定图形能够通过过孔内的导电结构与薄膜晶体管连接。发光单元通过平坦化图案的凹槽内的粘结剂与绑定图形固定连接,与相关技术相比,无需通过焊接工艺将发光单元焊接在阵列基板上,因此简化了发光单元的设置过程,进而可以简化显示面板的制备过程。

[0102] 可选地,发光单元为微型LED。请继续参见图6,微型LED30包括发光本体301以及凸出于发光本体301的电极引脚,发光本体301包括第一电极和第二电极(图中未示出电极),电极引脚包括与第一电极连接的第一引脚3021以及与第二电极连接的第二引脚3022。绑定图形104包括位于凹槽周围且相互绝缘的第一绑定子图形1041和第二绑定子图形1042。平坦化图案103上的过孔W包括第一过孔和第二过孔。第一绑定子图形1041通过第一过孔内的导电结构与薄膜晶体管102中的第一电源信号线(图中以第一电源信号线与漏极D连接为例,未单独画出第一电源信号线)连接,第二绑定子图形1042通过第二过孔内的导电结构与薄膜晶体管102中的第二电源信号线L连接。第一引脚3021远离发光本体301的一端与第一绑定子图形1041连接,第二引脚3022远离发光本体301的一端与第二绑定子图形1042连接。当发光本体的第一电极为阳极,第二电极为阴极时,第一电源信号线用于提供高电平信号,第二电源信号线用于提供低电平信号。

[0103] 可选地,请继续参见图6,电极引脚的侧面与绑定图形104的侧面通过凹槽内的粘结剂40固定连接。

[0104] 需要说明的是,微型LED的电极引脚远离发光本体的一端与绑定图形直接接触,可以排除其他膜层的干扰,利于金属之间相互搭接,保证导电性能。

[0105] 需要说明的是,粘结剂为绝缘材料。可选地,粘结剂为热熔胶和聚酰亚胺类胶中的一种。

[0106] 综上所述,本发明实施例提供的显示面板,包括的阵列基板中的平坦化图案上具有过孔和凹槽,绑定图形能够通过过孔内的导电结构与薄膜晶体管连接。发光单元通过平坦化图案的凹槽内的粘结剂与绑定图形固定连接,与相关技术相比,无需通过焊接工艺将发光单元焊接在阵列基板上,因此简化了发光单元的设置过程,进而可以简化显示面板的制备过程。

[0107] 图7是本发明实施例提供的一种显示面板的制造方法流程图。如图7所示,该方法包括:

[0108] 步骤501、提供阵列基板。

[0109] 可选地,该阵列基板包括如图1至图3任一所示的阵列基板。该阵列基板的制造方法以及各个膜层的结构和材质可参考上述阵列基板的结构及制造方法实施例,本发明实施例在此不做赘述。

[0110] 步骤502、在平坦化图案的凹槽内设置粘结剂,该粘结剂的高度大于凹槽的深度,且该粘结剂的体积大于凹槽的容积。

[0111] 示例地,图8是本发明实施例提供的一种凹槽内设置有粘结剂的结构示意图。如图

8所示,粘结剂40的高度大于凹槽H的深度。需要说明的是,在平坦化图案的凹槽内设置粘结剂,可以固定粘结剂的位置,防止粘结剂流动至绑定图形的表面,影响发光单元与绑定图形的接触。

[0112] 可选地,通过丝网印刷或光刻成型工艺,在平坦化图案的凹槽内涂覆粘结剂。当凹槽的深度范围为0.2至0.8微米时,粘结剂的高度范围可以为2.5至4微米。需要说明的是,通过设置高度大于凹槽深度的粘结剂,便于后续对发光单元的固定。可以通过对位平台实现在凹槽内精确地设置粘结剂。

[0113] 可选地,当通过丝网印刷的方式在平坦化图案的凹槽内涂覆粘结剂时,可以通过丝网印刷涂胶量控制涂覆的粘结剂的厚度。当通过光刻成型工艺在平坦化图案的凹槽内涂覆粘结剂时,可以通过光刻成型工艺中点胶量控制涂覆的粘结剂的厚度。

[0114] 需要说明的是,所选用的粘结剂需具备一定粘性以粘附阵列基板以及发光单元,且粘结剂为绝缘材料;另外,粘结剂在一定条件下需具备流动性。例如,该粘结剂在加热后处于流动状态。可选地,粘结剂为热熔胶和聚酰亚胺类胶中的一种。

[0115] 步骤503、将发光单元设置在绑定图形远离衬底基板的一侧。

[0116] 可选地,发光单元为微型LED,微型LED包括发光本体以及凸出于发光本体的电极引脚。步骤503的实现过程包括:将电极引脚设置在绑定图形远离衬底基板的一侧。由于粘结剂的高度大于凹槽的深度,可通过压合贴附的方式在绑定图形远离衬底基板的一侧设置微型LED。可以通过对位平台实现发光单元与绑定图形的精准对位。

[0117] 需要说明的是,微型LED的电极引脚远离发光本体的一端与绑定图形直接接触,可以排除其他膜层的干扰,利于金属之间相互搭接,保证导电性能。

[0118] 示例地,图9是本发明实施例提供的绑定图形远离衬底基板的一侧设置有微型LED的结构示意图。如图9所示,微型LED30中的发光本体301可通过粘结剂40与阵列基板初步固定,避免在后续工艺过程中微型LED30的电极引脚与绑定图形104错位而导致接触不良。

[0119] 步骤504、对粘结剂进行融化处理,使得融化后的粘结剂接触发光单元以及绑定图形。

[0120] 可选地,粘结剂具有热融性。步骤504的实现过程包括:对粘结剂进行加热处理,使得加热融化后的粘结剂接触电极引脚的侧面以及绑定图形的侧面。

[0121] 可选地,在对粘结剂进行融化处理的过程中,对位于绑定图形远离衬底基板的一侧的微型LED施加一定的压力,以保证微型LED的电极引脚与绑定图形接触且对位。粘结剂受热后会发生塌陷,塌陷后的粘结剂接触电极引脚的侧面和绑定图形的侧面,而不会影响电极引脚与绑定图形的接触,进而可以实现微型LED的有效绑定。

[0122] 步骤505、对融化后的粘附剂进行固化处理,以固定连接发光单元以及绑定图形。

[0123] 可选地,在粘附剂接触到电极引脚的侧面以及绑定图形的侧面后,对粘附剂进行冷却处理,使其固化,以固定连接发光单元以及绑定图形。示例地,采用上述方法可以制备得到如图6所示的显示面板。

[0124] 综上所述,本发明实施例提供的显示面板的制造方法,阵列基板中的平坦化图案上具有过孔和凹槽,绑定图形能够通过过孔内的导电结构与薄膜晶体管连接。发光单元通过平坦化图案的凹槽内的粘结剂与绑定图形固定连接,与相关技术相比,无需通过焊接工艺将发光单元焊接在阵列基板上,因此简化了发光单元的设置过程,进而可以简化显示面

板的制备过程。另外,粘结剂的成本较低,因此可以节约显示面板的制备成本。采用本发明实施例提供的显示面板的制造方法,可以将多颗微型LED分别与对应的绑定图形对位设置,并统一加热粘附剂,使得粘附剂分别固定连接对应的微型LED以及绑定图形,进而可以实现微型LED的巨量转移,提高微型LED的转移效率。

[0125] 需要说明的是,本发明实施例提供的阵列基板的制造方法以及显示面板的制造方法的步骤先后顺序可以进行适当调整,步骤也可以根据情况进行相应增减,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化的方法,都应涵盖在本发明的保护范围之内,因此不再赘述。

[0126] 关于上述方法实施例中的结构,已经在有关的结构侧实施例中进行了详细描述,此处将不做详细阐述说明。

[0127] 需要指出的是,在附图中,为了图示的清晰可能夸大了层和区域的尺寸。而且可以理解,当元件或层被称为在另一元件或层“上”时,它可以直接在其他元件上,或者可以存在中间的层。另外,可以理解,当元件或层被称为在另一元件或层“下”时,它可以直接在其他元件下,或者可以存在一个以上的中间的层或元件。另外,还可以理解,当层或元件被称为在两层或两个元件“之间”时,它可以为两层或两个元件之间惟一的层,或还可以存在一个以上的中间层或元件。通篇相似的参考标记指示相似的元件。

[0128] 在本发明实施例中,术语“第一”和“第二”仅用于描述目的,而不能理解为指示或暗示相对重要性。术语“多个”指两个或两个以上,除非另有明确的限定。

[0129] 本发明实施例中的术语“和/或”,仅仅是一种描述关联对象的关联关系,表示可以存在三种关系,例如,A和/或B,可以表示:单独存在A,同时存在A和B,单独存在B这三种情况。另外,本文中字符“/”,一般表示前后关联对象是一种“或”的关系。

[0130] 以上所述仅为本发明的可选实施例,并不用以限制本发明,凡在本发明的构思和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

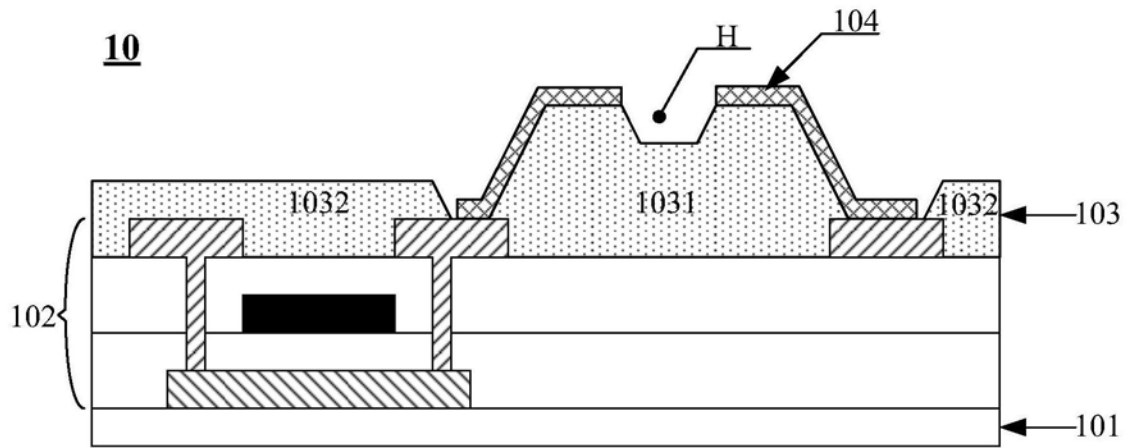


图3

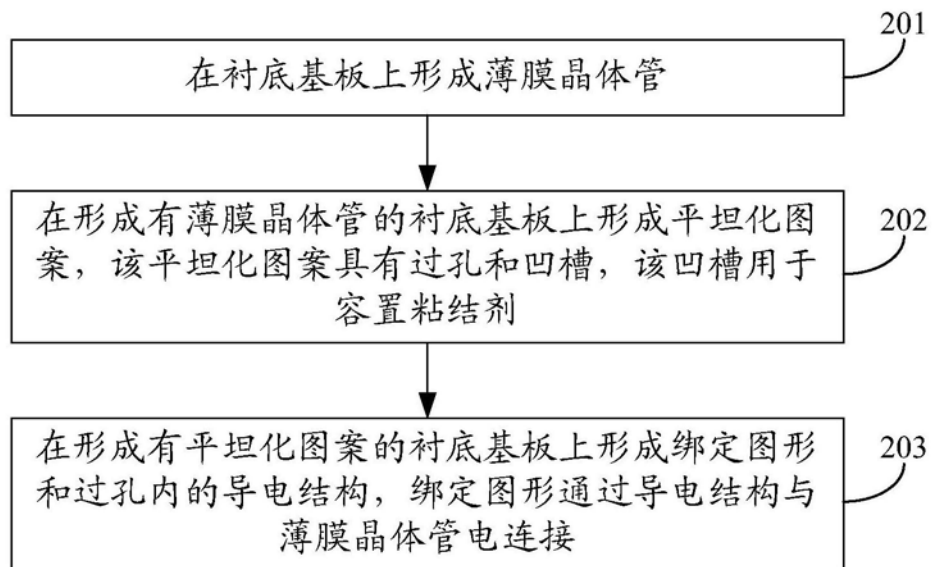


图4

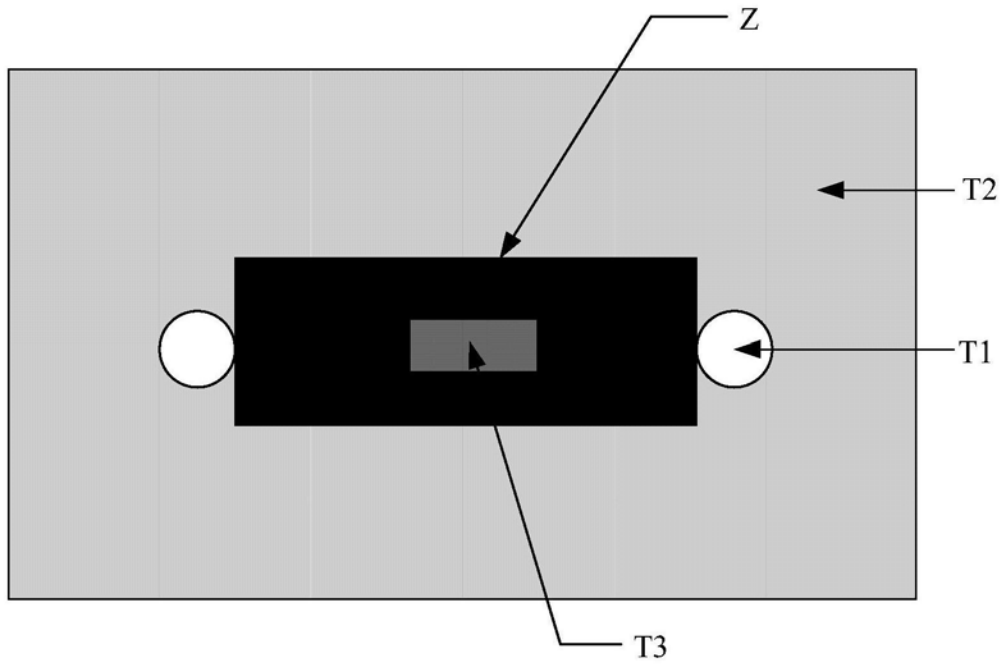


图5

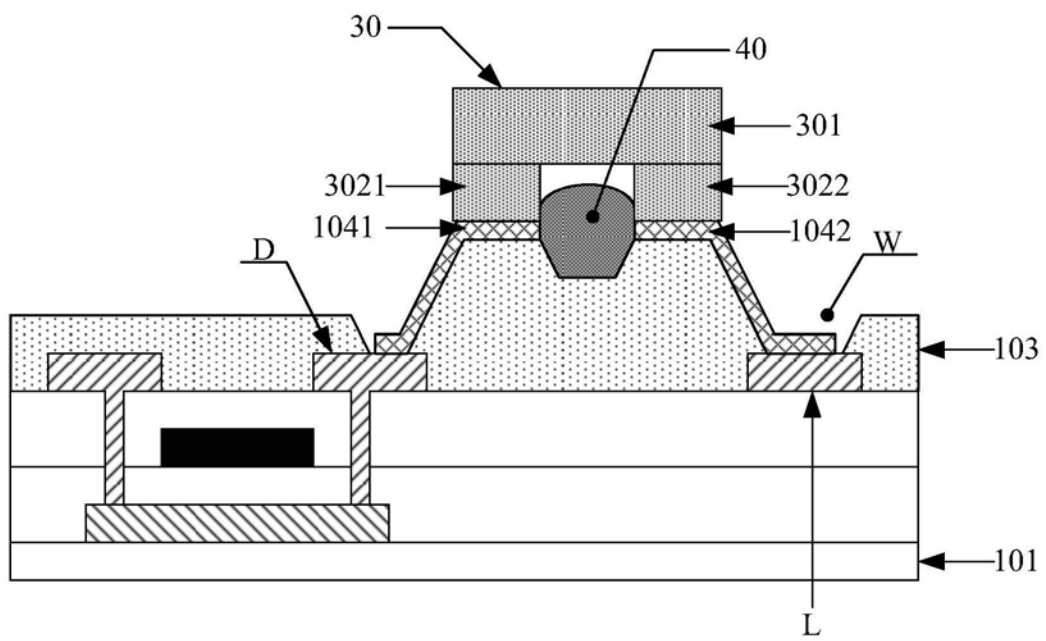


图6

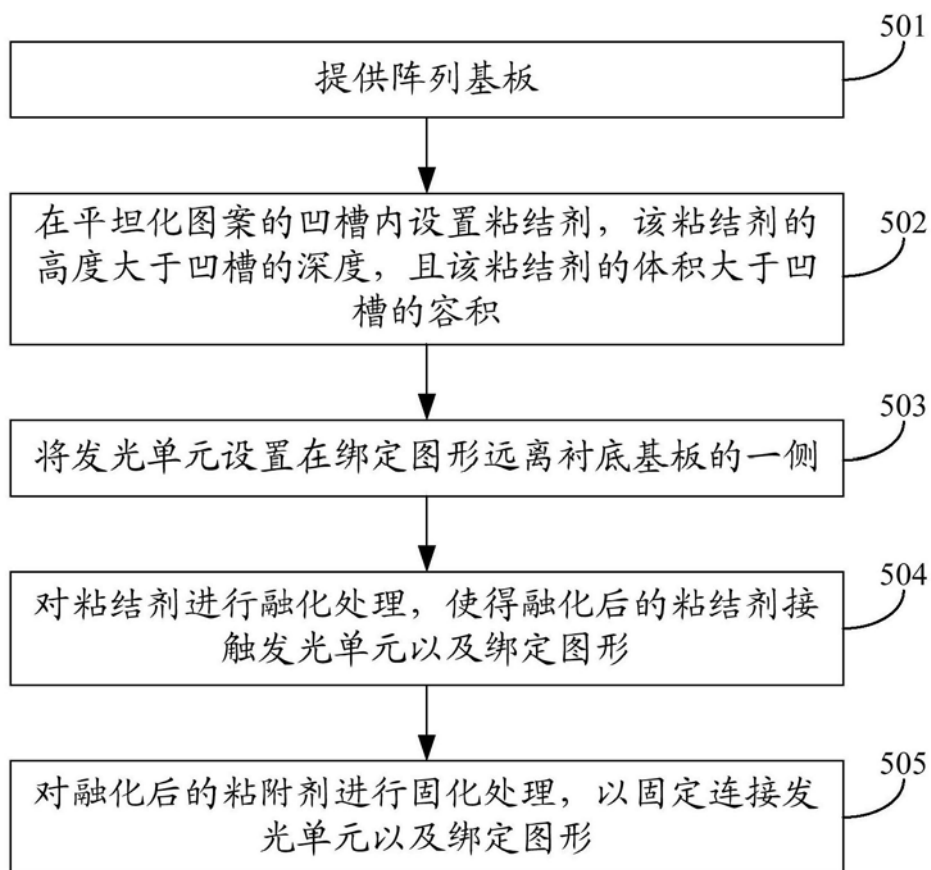


图7

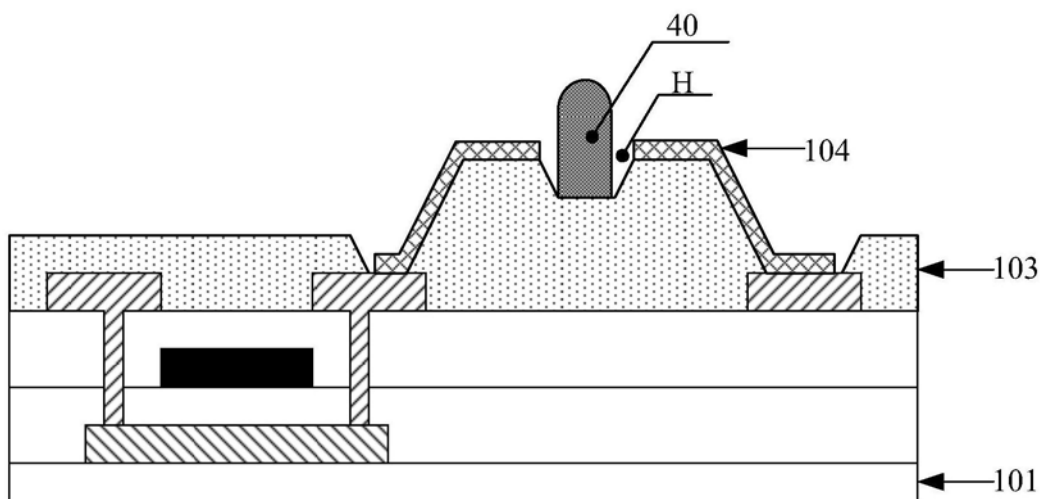


图8

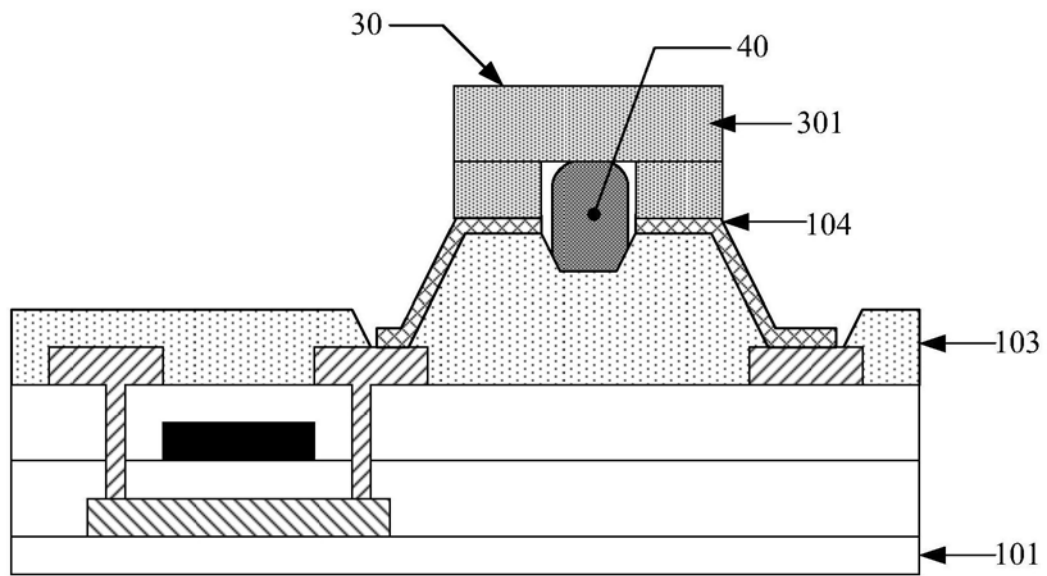


图9

专利名称(译)	阵列基板、显示面板及其制造方法		
公开(公告)号	CN109994533A	公开(公告)日	2019-07-09
申请号	CN201910308732.X	申请日	2019-04-17
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	董学 袁广才 李海旭 曹占锋 王珂 吕志军 王飞 王慧娟 梁志伟 卢鑫泓		
发明人	董学 袁广才 李海旭 曹占锋 王珂 吕志军 王飞 王慧娟 梁志伟 卢鑫泓		
IPC分类号	H01L27/32		
CPC分类号	H01L27/32 H01L27/3244 H01L27/326 H01L27/3262		
代理人(译)	杨广宇		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种阵列基板、显示面板及其制造方法，属于显示技术领域。阵列基板包括：衬底基板，以及沿远离所述衬底基板的方向层叠设置在所述衬底基板上的薄膜晶体管、平坦化图案和绑定图形；其中，所述平坦化图案具有过孔和凹槽，所述过孔内设置有导电结构，所述绑定图形通过所述导电结构与所述薄膜晶体管电连接，所述凹槽用于容置粘结剂。本发明简化了发光单元的设置过程，进而简化了显示面板的制备过程。

